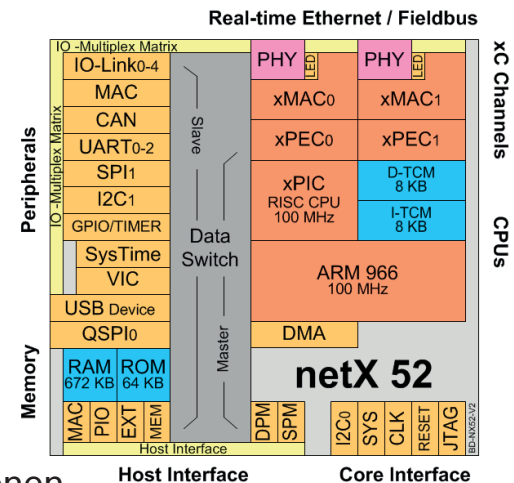


# netX 52

Mehr Funktion & höhere Performance für Real-Time-Ethernet

- Zwei Kommunikationskanäle für Real-Time-Ethernet mit PHY oder Feldbus
- Erweiterte Kommunikationsfunktionen unterstützt u.a. PROFINET V2.3 - Dynamic Frame Packing und IO-Link V1.1
- Zweiter RISC CPU für zeitkritische EA-Aufgaben
- Zusätzlicher CAN und MAC Controller
- Schnelle SPI Host-Schnittstelle mit Schreib-/Lesefunktionen



## Flexibler 'high end' NetzwerkController mit Host Interface oder Stand-Alone Lösung für digitale E/As

Real-Time-Ethernet Systeme werden mittlerweile in vielen Applikationen erfolgreich eingesetzt und weiterentwickelt. Damit steigen die Anforderungen an die Ressourcen und Funktionalitäten des Netzwerk Controllers. Die Netzwerk Controller netX 51 / 52 bauen auf die weiterentwickelte netX 50 Kommunikationsarchitektur auf, bei wesentlich mehr internem Speicher und zusätzlichen Funktionseinheiten. Dabei ist der netX 51 Hardware-kompatibel zum netX 50. Der netX 52 beinhaltet das gleiche Silizium, verzichtet aber auf einen externen Speicherbus und ist wegen des kleineren Gehäuses kostengünstiger. Damit sind diese Bausteine optimiert für den Aufbau von modularen oder kompakten Slaves oder als Real-Time-Ethernet Controller an einer Hochleistungs CPU. Die Kommunikationskanäle berücksichtigen alle aktuellen und zukünftigen Anforderungen aus der PROFINET Spezifikation V2.3, wie z.B. das "Dynamic Frame Packing". Des Weiteren kommen die neuen PHYs der Firma Renesas zum Einsatz, mit schnelleren Durchlaufzeiten und erweiterten Diagnoseeigenschaften.

Durch den internen Speicher von mehr als 670 KByte sind in Verbindung mit einem kleinen QSPI Flash sehr kompakte Lösungen bei doppelter Performance gegenüber dem netX 50 möglich. Für die Verarbeitung von schnellen

IOs steht der Applikation eine zweite RISC CPU zur Verfügung. Diese arbeitet parallel zur ARM und entspannt deutlich die Anforderungen an die ARM Software bei kurzen Buszykluszeiten. Eine typische Applikation sind IO-Link Master Gateways. Hierbei übernimmt der xPIC den IO-Link Datentransfer, während für die Abwicklung des Übertragungsprotokolls zum Master die ARM komplett zur Verfügung steht. Eine dritte Ethernetschnittstelle zum Anschluss eines PCs für Diagnose und Konfigurationszwecke ist implementiert. Alternativ kann diese auch zum Anschluss des netX an eine Host CPU benutzt werden. Dabei verhält sich der netX wie ein PHY an dieser MII-Schnittstelle.

Einige Real-Time-Ethernet Systeme verwenden die Objektmodelle von CANopen oder die gleichen Kommunikationsdienste wie z.B. bei EtherNet/IP und DeviceNet. Daraus resultiert die Aufgabenstellung CAN als "legacy" Netzwerk an Real-Time-Ethernet System anzubinden. Bisher bedingte dies den Einsatz des teureren netX 100 Controllers mit seinen drei Kommunikationskanälen. Alternativ steht jetzt ein dedizierter CAN Controller zur Verfügung.

Mit diesen Möglichkeiten ist der netX 51 / 52 weit aus mehr als ein Real-Time-Ethernet Interface Chip mit einem Dual-Port-Memory.



→ QR Code Link: netX 52  
Service-Hotline: +49 (0) 6190 9907-90  
www.hilscher.com

# Produktinformation

## Technische Daten

| Technische Daten             |  |
|------------------------------|--|
| <b>Prozessor</b>             | ARM 966E-S, 100 MIPS, ARMv5TE-Befehlssatz mit DSP-Erweiterung, Timer, Interrupt- und DMA-Controller xPIC, 32-Bit RISC, 100 MIPS, TCM: 8 KByte Daten, 8KByte Befehle                    |
| <b>RAM</b>                   | 672 KByte  |
| <b>ROM</b>                   | 64 KByte mit Bootloader  |
| <b>Ports</b>                 | 2 × 10BASE-T / 100BASE-TX, Half- / Full-Duplex, IEEE 1588 Zeitstempel  |
| <b>PHY</b>                   | Integriert, Auto-Negotiation, Auto-Crossover   |
| <b>Real-Time-Ethernet</b>    | EtherCAT mit acht FMMUs und acht Sync-Manager, EtherNet/IP, Modbus IDA, POWERLINK mit integrierten Hub, PROFINET RT und IRT mit integriertem Switch, nach PROFINET V2.3, SERCOS, VARAN |
| <b>Feldbus</b>               | Die Systeme können beliebig kombiniert werden.<br>AS-Interface (Master), CANopen (Master und Slave), CC-Link (Slave), DeviceNet (Slave), PROFIBUS (Slave)                              |
| <b>IO-Link Controller</b>    | 4 Kanäle, Data Link Layer Steuerung über xPIC, IO-Link V1.1  |
| <b>MII-Interface</b>         | Konfigurierbar in PHY- oder MAC-Mode, DMA Support für Ethernet Frames, HAL-API arbeitet mit xPIC   |
| <b>CAN Controller</b>        | SJA1000 kompatibel   |
| <b>IEEE 1588 Systemzeit</b>  | 32-Bit Sekundenzähler, 32-Bit Nanosekundenzähler   |
| <b>USB</b>                   | Revision 1.1, 12 MBaud Full-Speed, Device-Mode   |
| <b>UART</b>                  | 16550 kompatibel, max. 3 MBaud, RTS / CTS Unterstützung, Anzahl 3  |
| <b>I<sup>2</sup>C</b>        | Master- und Slave Mode, 50 KHz bis 3.4 MHz, 16 Bit FIFO, Anzahl 2  |
| <b>SPI / SQI mit XiP</b>     | Master- und Slave-Mode, max. 10 MHz, 3 Chip-Select-Signal, Anzahl 1 / 1  |
| <b>Allgemeine EAs</b>        | Als Multiplexmatrix der internen Peripheriecontroller / 3.3 V / 6 mA, Anzahl 24  |
| <b>Status LEDs</b>           | 2 LEDs zweifarbig, 3.3 V / 9 mA, Anzahl 2  |
| <b>Dual-Port-Memory-Mode</b> | Zum Teil können die Modes bei 8- oder 16-Bit Datenbusbreite parallel betrieben werden.<br>8 / 16 / 32-Bit-Datenbus, 64 KByte konfigurierbar in 8 Blöcke, emuliert durch internes RAM   |
| <b>Extension-Mode</b>        | 8 / 16 / 32-Bit-Datenbus, 24-Bit-Adressbus, Bustiming einstellbar  |
| <b>SPI-Mode</b>              | Slave mit integriertem Schreib-/Lese-Controller des DPMs, 125 MHz  |
| <b>MII-Mode</b>              | Signale des MII-Interface gemappt ins Host-Interface   |
| <b>SDRAM Mode</b>            | 16 / 32-Bit SDRAM, max. 64 MByte   |
| <b>PIO-Mode</b>              | Frei programmierbare Ein- und Ausgänge, Anzahl 53  |
| <b>JTAG</b>                  | ARM-Prozessor und Boundary-Scan  |
| <b>Systemtakt</b>            | 100 MHz  |
| <b>Signalpegel</b>           | +3.3 V   |
| <b>Spannungsversorgung</b>   | für Core: +1.5 V   für Ein- / Ausgänge: +3.3V  |
| <b>Betriebstemperatur</b>    | ohne Kühlkörper: -40 ... +70 °C   mit Kühlkörper 10°/W: -40 ... +85 °C   |
| <b>Lagertemperatur</b>       | -65 ... +150 °C  |
| <b>Leistungsaufnahme</b>     | PHYs abgeschaltet, typisch: +0.8 W   PHYs eingeschaltet, typisch: +1.5 W   |
| <b>Gehäuse</b>               | PBGA, 1 mm Raster: 244 Pins  |
| <b>Maße (L x B)</b>          | 15 × 15 mm   |

Hinweis: Änderung von technischen Daten vorbehalten.

## Artikelübersicht

### NETX 52

2232.001 | netX 52 Netzwerk Controller\*

\* Bei Verwendung eines Hilscher Master-Protokolls ist eine Master-Lizenz separat zu bestellen. Diese wird in Form eines Security EPROMs geliefert und ist im Design vorzusehen. Näheres unter [www.hilscher.com](http://www.hilscher.com)



→ QR Code Link: netX 52  
Service-Hotline: +49 (0) 6190 9907-90  
[www.hilscher.com](http://www.hilscher.com)